

a

## TEST PATTERN SET COMPRESSOR, METHOD THEREFOR, AND RECORDING MEDIUM

Patent Number: JP2000329831  
Publication date: 2000-11-30  
Inventor(s): MURAOKA HIROYUKI  
Applicant(s):: NEC IC MICROCOMPUT SYST LTD  
Requested Patent: ☐ JP2000329831 (JP00329831)

Application Number: JP19990139144 19990519

Priority Number(s):

IPC Classification: G01R31/3183 ; G01R31/28 ; G06F11/22 ; G06F17/50

EC Classification:

Equivalents:

---

### Abstract

---

**PROBLEM TO BE SOLVED:** To efficiently compress a test pattern set of a logic circuit.

**SOLUTION:** A test pattern order change means 103 changes the arrangement according to the order starting from least number of uncertain value for a plurality of test patterns included in an initial test pattern set generated by an initial test pattern generation means 102. When the arrangement of test patterns is not changed according to the number of uncertain values, the test pattern order change means 103 changes the arrangement of test patterns according to the generated pseudo-random number. After that, test patterns are mutually joined by a test pattern join means 106 after processes by an uncertain value reactivation means 104 and an uncertain value determining means 105. The test pattern which cannot detect a failure is destroyed in the uncertain value determining means 105. As for the test pattern set in which test patterns are joined, the arrangement of test patterns is changed further in the test pattern order change means 103, and the same processes are repeated.

---

Data supplied from the **esp@cenet** database - I2

①

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-329831  
(P2000-329831A)

(43)公開日 平成12年11月30日 (2000. 11. 30)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード*(参考)
G 0 1 R 31/3183		G 0 1 R 31/28	Q 2 G 0 3 2
31/28		G 0 6 F 11/22	3 1 0 B 5 B 0 4 6
G 0 6 F 11/22	3 1 0	G 0 1 R 31/28	F 5 B 0 4 8
17/50			E
		G 0 6 F 15/60	6 7 0 G
		審査請求 有	請求項の数10 O L (全 15 頁)

(21)出願番号 特願平11-139144

(22)出願日 平成11年5月19日 (1999. 5. 19)

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会  
社  
神奈川県川崎市中原区小杉町1丁目403番  
53

(72)発明者 村岡 博幸

神奈川県川崎市中原区小杉町一丁目403番  
53 日本電気アイシーマイコンシステム株  
式会社内

(74)代理人 100104916

弁理士 古澤 聡 (外1名)

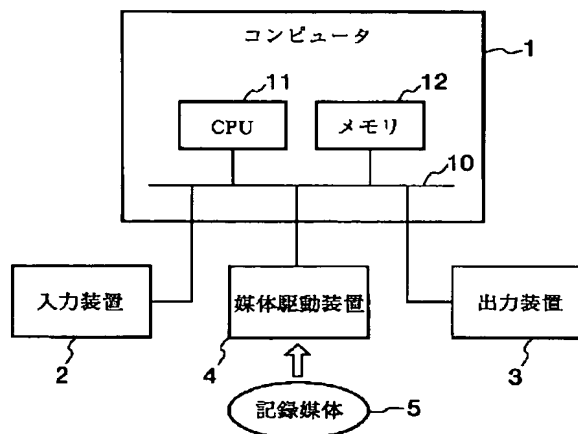
Fターム(参考) 2G032 AA01 AC04 AC08 AG05 AG10  
5B046 AA08 BA09 JA04  
5B048 AA01 DD05 DD06 DD16

(54)【発明の名称】 テストパターンセット圧縮装置、方法及び記録媒体

(57)【要約】

【課題】 論理回路のテストパターンセットを効率よく圧縮する。

【解決手段】 初期テストパターン生成手段102によって生成された初期のテストパターンセットに含まれる複数テストパターンに対して、テストパターン順序変更手段103は、不確定値の数が少ない順番に並び替えを行う。不確定値の数に従ってはテストパタンの並び替えがされない場合、テストパターン順序変更手段103は、発生した疑似乱数に従って、テストパターンを並び替える。その後、不確定値再活性手段104、不確定値決定手段105による処理を経て、テストパターン併合手段106によってテストパタンの併合が行われる。故障検出できないテストパターンは、不確定値決定手段105において破棄される。テストパタンの併合されたテストパターンセットは、テストパターン順序変更手段103においてさらにテストパタンの並び替えが行われ、同様の処理が繰り返される。



# 【特許請求の範囲】

【請求項1】論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮する装置であって、

前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更手段と、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化手段と、

前記不確定値再活性化手段により状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更する不確定値決定手段と、

前記不確定値決定手段によって破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合手段とを備えることを特徴とするテストボタンセット圧縮装置。

【請求項2】前記テストボタン順序変更手段は、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替える手段を備えることを特徴とする請求項1に記載のテストボタンセット圧縮装置。

【請求項3】前記テストボタン順序変更手段は、不確定値の数によってはテストボタンの並びに変化がなかった場合に、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えることを特徴とする請求項2に記載のテストボタンセット圧縮装置。

【請求項4】前記テストボタン順序変更手段は、不確定値の数によってはテストボタンの並びの変化が所定量以下であった場合に、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えることを特徴とする請求項2に記載のテストボタンセット圧縮装置。

【請求項5】前記テストボタン順序変更手段は、前記テストボタン併合手段によって併合が行われたテストボタンをさらに並び替えることを特徴とする請求項1乃至4のいずれか1項に記載のテストボタンセット圧縮装置。

【請求項6】故障検査の対象になる論理回路に関する情報と、該論理回路の故障に関する情報とを入力する回路・故障情報入力手段と、

前記回路・故障情報入力手段から入力された論理回路に関する情報及び該論理回路の故障に関する情報に基づいて、複数のテストボタンを含むテストボタンセットを生成するテストボタンセット生成手段とをさらに備え、

前記テストボタン順序変更手段は、前記テストボタンセット生成手段が生成したテストボタンセットに含まれる複数のテストボタンを並び替えることを特徴とする請求項1乃至5のいずれか1項に記載のテストボタンセット

圧縮装置。

【請求項7】論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮する方法であって、

前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更ステップと、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化ステップと、

前記不確定値再活性化ステップにより状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更する不確定値決定ステップと、

前記不確定値決定ステップで破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合ステップとを含むことを特徴とするテストボタンセット圧縮方法。

【請求項8】前記テストボタン順序変更ステップは、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えるステップを含むことを特徴とする請求項7に記載のテストボタンセット圧縮方法。

【請求項9】論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮するためのプログラムを記録するコンピュータ読み取り可能な記録媒体であって、

前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更ステップと、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化ステップと、

前記不確定値再活性化ステップにより状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更する不確定値決定ステップと、

前記不確定値決定ステップで破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合ステップとをコンピュータに実行させるためのプログラムを記録することを特徴とするコンピュータ読み取り可能な記録媒体。

【請求項10】前記テストボタン順序変更ステップは、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えるステップを含むことを特徴とする請求項9に記載のコンピュータ読み取り可能

な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、論理回路のテストボタンセットを圧縮するための技術に関する。

【0002】

【従来の技術】従来、論理回路のテストボタンセットを圧縮するために、逆転故障シミュレーション方法と、不確定値乱数割り当て方法と、テストボタン併合方法とが組み合わされて用いられてきた。

【0003】図13は、従来例にかかるテストボタンセット圧縮装置の機能ブロック図である。図示するように、このテストボタンセット圧縮装置は、回路・故障情報入力手段701と、初期テストボタン生成手段702と、テストボタン順序逆転手段703と、不確定値再活性手段704と、不確定値決定手段705と、テストボタン併合手段706と、テストボタン出力手段707との各機能を備えている。

【0004】このテストボタンセット圧縮装置の動作について、説明する。まず、回路・故障情報入力手段701により、テストボタンセットの生成対象となる論理回路とその故障に関する情報（以下、回路・故障情報という）を装置内部に取り込む。次に、初期テストボタン生成手段702は、回路・故障情報入力手段701により取り込まれた回路・故障情報に対する初期のテストボタンセット、すなわち圧縮の対象となるテストボタンセットを生成する。

【0005】その後、テストボタン順序逆転手段703、不確定値再活性手段704、不確定値決定手段705及びテストボタン併合手段706の処理の繰返しによる、テストボタンセットの圧縮が行われる。この圧縮の過程での、各手段703～706の動作は、次の通りである。

【0006】テストボタン順序逆転手段703は、逆順故障シミュレーション方法を用い、テストボタンセットに含まれるテストボタンの並びを逆順に並び替える。逆順故障シミュレーション方法は、“SOCRATES: A Highly Efficient Automatic Test Pattern Generation System.” (IEEE Trans. on CAD, pp126-137, Jan 1988) に記載された技術であり、テストボタンの並びを逆転させてシミュレーションを行うことによって、故障を検出するために必要でないテストボタンを特定し、それを破棄することによってテストボタンセットを圧縮するものである。

【0007】不確定値再活性手段704は、不確定値乱数割和手法を用い、テストボタン内の不確定値を用いて、“0”または“1”を割り当てる。不確定値に“0”または“1”を割り当てることによって、回路内部に不確定な信号状態がなくなり、新たな故障を検出できる可能性がでてくる。

【0008】不確定値決定手段705は、テストボタンを用いてシミュレーションを行い、その結果からテストボタン内の故障を検出するために必要でない箇所を不確定値にする。これにより、次のテストボタン併合方法におけるテストボタンの併合が行われやすくなる。

【0009】テストボタン併合手段706は、テストボタン併合方法を用いて、複数のテストボタンを1つのテストボタンに併合する。なお、不確定値決定手段705及びテストボタン併合手段706については、例えば、特開平8-212799号公報に記載の技術を適用することができる。

【0010】そして、テストボタン併合手段706によって併合できるテストボタンがなくなるまで上記のような各手段703～706による処理が繰返し行われ、初期のテストボタンセットに含まれるテストボタンの数よりも最終的なテストボタンの数が少なくなって、テストボタンセットが圧縮される。そして、圧縮されたテストボタンセットが、テストボタン出力手段707から外部に出力される。

【0011】

【発明が解決しようとする課題】しかしながら、上記従来技術には、初期テストボタン生成手段702が生成したテストボタンセットに含まれるテストボタンの並び方によって、テストボタンセットの圧縮性能が左右されるという問題点があった。その理由を、図14(a)～(c)を参照して説明する。

【0012】図14(a)～(c)に示すように、論理回路中の故障A804、故障B805、故障C806、故障D807に対して、テストボタン801は故障A804と故障B805を、テストボタン802は故障A804と故障C806を、テストボタン803は故障C806と故障D807とを検出できるものとする。

【0013】図14(a)に示すように、テストボタンセット808は、テストボタン801、802、803の順番で故障シミュレーションを行って行くが、いずれのテストボタンも必須でないテストボタンであると特定することができない。同様に、図14(b)に示すように、テストボタンセット809は、テストボタン803、802、801の順番で故障シミュレーションを行って行くが、いずれのテストボタンも必須でないテストボタンであると特定することができない。これに対して、図14(c)に示すように、テストボタンセット810は、テストボタン803、801、802の順番で故障シミュレーションを行っていき、テストボタン802が必須でないテストボタンであると特定することができる。

【0014】初期テストボタン生成装置702において、生成された各テストボタンの並びがテストボタン808のようになった場合には、テストボタン順序逆転手段702で順序を逆転しても、テストボタン809にな

ってしまうため、テストボタン802が必須でないテストボタンであると特定することができない。さらに、テストボタン順序逆転手段702でもう一度順序を逆転させても、テストボタン808に戻るだけなので、やはりテストボタン802が必須でないテストボタンであると特定することができない。

【0015】すなわち、テストボタン802を必須でないテストボタンであると特定することができるテストボタンセット810に、その中に含まれる各テストボタンの並びを変更できるかどうかは、初期テストボタン生成手段702がどのようなテストボタンの並び方でテストボタンセットを生成するかということに依存してしまう。

【0016】また、上記従来技術には、逆転故障シミュレーション方法と不確定値乱数割り当て方法との副作用によって、初期生成されたテストボタンセットの中から故障検出のために必要でないテストボタンを特定しにくくなるという問題点があった。その理由を、図15(a)～(d)を参照して説明する。

【0017】図15(a)に示すテストボタンセット901は、初期テストボタン生成手段702によって生成され、テストボタン順序逆転手段703で内部のテストボタンが並び替えられ、不確定値再活性化手段704によって不確定値に“0”または“1”が割り当てられたテストボタンセットである。図15(a)に示すように、テストボタンセット901に含まれる各テストボタンが検出できる故障の数と、不確定値の数にはほとんど差がないものとする。

【0018】このテストボタンセット901を用いて不確定値決定手段705が故障シミュレーションを行った場合、最初のテストボタン1で検出された故障は多く、次以降のテストボタンでは故障検出の対象とならないため、最後のテストボタンnになるほど、故障検出に不要な不確定値が多くなることとなる。従って、1回目の不確定値決定手段705による処理を終えたテストボタンセットは、図15(b)に示すようなテストボタンセット902となる。テストボタンセット902は、次にテストボタン順序逆転手段703で逆順に並び替えられて、図15(c)に示すようなテストボタンセット903となる。

【0019】テストボタンセット903に、さらに不確定値再活性化手段704によって不確定値に“0”または“1”を割り当てたテストボタンセットを用いて不確定値決定手段705が故障シミュレーションを行った場合、最初のテストボタンn'で検出された故障は多く、次以降のテストボタンでは故障検出の対象とならないため、最後のテストボタン1'になるほど、故障検出に不要な不確定値が多くなることとなる。従って、2回目の不確定値決定手段705による処理を終えたテストボタンセットは、図15(d)に示すようなテストボタンセ

ット904となる。

【0020】このようにテストボタンセットが変化していくことにより、最初のテストボタンセットで故障シミュレーションに用いられる順番の遅かったテストボタンが検出対象とする故障の数は、中→小→小→中、となる傾向があり、その後もこの傾向が続く。このため、従来のテストボタンセット圧縮装置では、検出対象とする故障の数が0であるテストボタンが発生しにくく、必須でない、すなわち削除してもよいテストボタンを特定しにくくなるという問題があった。

【0021】本発明は、上記従来技術の問題点を解消するためになされたものであり、論理回路のテストボタンセットを効率よく圧縮することができるテストボタンセット圧縮装置、方法及びそのためのプログラムを記録したコンピュータ読み取り可能な記録媒体を提供することを目的とする。

【0022】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかるテストボタンセット圧縮装置は、論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮する装置であって、前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更手段と、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化手段と、前記不確定値再活性化手段により状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更する不確定値決定手段と、前記不確定値決定手段によって破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合手段とを備えることを特徴とする。

【0023】すなわち、不確定値の数の少ないテストボタンを使用した方が、一般に検出できる故障、すなわち次以降のテストボタンで検出の対象外とする故障の数が多くなる。従って、不確定値の数の少ないテストボタンから順番に使用して故障検出のための処理を行った方が、後で使用されるテストボタンが新たな故障を検出できなくなって、破棄することができる可能性が高くなる。

【0024】また、後で使用されたテストボタンは、たとえ新たな故障を検出できたとしても、故障検出のために不要な箇所が多くなるため、テストボタン中の不確定値の数が多くなり、他のテストボタンと併合される可能性が高くなる。従って、上記のテストボタンセット圧縮装置では、最終的なテストボタンセットの中に含まれるテストボタンの数を少なくすることができる。

【0025】さらに、上記のテストボタンセット圧縮装置では、一般に、先に使用されるテストボタンで検出される故障の数の方が多くなるので、後で用いられるテストボタンで検出対象としなければならない故障の数が少なくなる。このため、後のテストボタンほど、故障検出のための処理に要する時間が短くなり、テストボタンセットの圧縮を高速に行うことができる。

【0026】上記テストボタンセット圧縮装置において、前記テストボタン順序変更手段は、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替える手段を備えるものとしてもよい。

【0027】なお、前記テストボタン順序変更手段は、不確定数の数によってはテストボタンの並びに変化がなかった場合に、或いは不確定数の数によってはテストボタンの並びの変化が所定量以下であった場合に、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えるものとしてもよい。

【0028】すなわち、このような乱数の併用によって、テストボタンを不確定値の少ない順に並べても、その並びがほとんど変化せずに、結局のところテストボタンを破棄できないという事態を避けることができるようになる。

【0029】上記テストボタンセット圧縮装置において、前記テストボタン順序変更手段は、前記テストボタン併合手段によって併合が行われたテストボタンをさらに並び替えてもよい。

【0030】上記テストボタンセット圧縮装置は、故障検査の対象になる論理回路に関する情報と、該論理回路の故障に関する情報とを入力する回路・故障情報入力手段と、前記回路・故障情報入力手段から入力された論理回路に関する情報及び該論理回路の故障に関する情報に基づいて、複数のテストボタンを含むテストボタンセットを生成するテストボタンセット生成手段とをさらに備えるものとしてもよい。この場合、前記テストボタン順序変更手段は、前記テストボタンセット生成手段が生成したテストボタンセットに含まれる複数のテストボタンを並び替えるものとしてすることができる。

【0031】上記目的を達成するため、本発明の第2の観点にかかるテストボタンセット圧縮方法は、論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮する方法であって、前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更ステップと、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化ステップと、前記不確定値再活性化ステップにより状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更

する不確定値決定ステップと、前記不確定値決定ステップで破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合ステップとを含むことを特徴とする。

【0032】上記テストボタンセット圧縮方法において、前記テストボタン順序変更ステップは、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えるステップを含むものとしてもよい。

【0033】上記目的を達成するため、本発明の第3の観点にかかるコンピュータ読み取り可能な記録媒体は、論理回路の故障を検出するための複数のテストボタンを含むテストボタンセットを圧縮するためのプログラムを記録するコンピュータ読み取り可能な記録媒体であって、前記テストボタンセットに含まれる複数のテストボタンを、各テストボタンに含まれる不確定値の数の少ない順番に並び替えるテストボタン順序変更ステップと、各テストボタンに含まれる不確定値に対して、0または1のいずれかの状態を割り当てる不確定値再活性化ステップと、前記不確定値再活性化ステップにより状態の割り当てが行われた複数のテストボタンのうちで前記論理回路の故障を検出できないテストボタンを破棄するとともに、各テストボタン内で故障を検出するのに不要な箇所を不確定値に変更する不確定値決定ステップと、前記不確定値決定ステップで破棄されずに残ったテストボタンのうちで、所定の規則に従って併合することが可能なテストボタン同士を併合するテストボタン併合ステップとをコンピュータに実行させるためのプログラムを記録することを特徴とする。

【0034】上記コンピュータ読み取り可能な記録媒体において、前記テストボタン順序変更ステップは、乱数の発生により、前記テストボタンセットに含まれる複数のテストボタンを並び替えるステップを含むものとしてもよい。

【0035】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態について説明する。

【0036】図1は、この実施の形態にかかるテストボタンセット圧縮装置に適用されるコンピュータシステムの構成を示す図である。図示するように、このコンピュータシステムは、CPU11 (Central Processing Unit) 及びメモリ12を有するコンピュータ1と、入力装置2と、出力装置3と、媒体駆動装置4とから構成されている。媒体駆動装置4には、記録媒体5が着脱可能に挿入される。

【0037】コンピュータ1は、パーソナルコンピュータ、ワークステーションなどの汎用コンピュータによって構成され、入力装置2からの入力に従ってCPU11がメモリ12上のプログラムを実行し、そのプログラム

の実行結果を出力装置3に出力する。

【0038】入力装置2は、CPU11に対する指示、或いはCPU11による処理対象となるデータ（後述する回路・故障情報など）を入力する。出力装置3は、CPU11による処理結果を出力する。

【0039】媒体駆動装置4は、CPU11からの指示に基づいて、挿入されたCD-ROMなどの記録媒体5からプログラム、データを読み出し、バス10を介してメモリ12に転送させる。プログラムを記録媒体5からメモリ12へ転送し、CPU11がメモリ12上のプログラムを実行することができるようになり、これにより、この実施の形態にかかるテストボタンセット圧縮装置が実現される。

【0040】次に、図1のコンピュータシステム上で実現されるテストボタンセット圧縮装置の機能について、図2の機能ブロック図を参照して説明する。図示するように、このテストボタン圧縮装置は、回路・故障情報入力手段101と、初期テストボタン生成手段102と、テストボタン順序変更手段103と、不確定値再活性手段104と、不確定値決定手段105と、テストボタン併合手段106と、テストボタン出力手段107との各機能を備える。

【0041】回路・故障情報入力手段101は、テストの対象となる論理回路に関する情報（回路を構成する素子及び素子間の接続情報）と、該回路に対して定義された故障情報（以下、これらを回路・故障情報という）を入力する。入力した回路・故障情報は、初期テストボタン生成手段102に渡される。

【0042】初期テストボタン生成手段102は、回路・故障情報入力手段102から渡された回路・故障情報に基づいて、複数のテストボタンを含む初期状態のテストボタンセットを生成する。テストボタンセットの生成は、公知の技術に従って行われる。初期テストボタン生成手段102は、生成したテストボタンセットをテストボタン順序変更手段103に渡す。

【0043】テストボタン順序変更手段103は、初期テストボタン生成手段102から渡されたテストボタンセット、または後述するようにテストボタン併合手段106から渡されたテストボタンセットに含まれるテストボタンの順序を並び替える。テストボタン順序変更手段103は、不確定値の数が少ない順番で各テストボタンの並び替えを行い、不確定値の数に従って並び替えが行われない場合には、疑似乱数の割り当てにより各テストボタンの並び替えを行う。

【0044】不確定値再活性手段104は、各テストボタン内の不確定値に“0”または“1”のいずれかの状態を割り当てる。この不確定値の再活性は、テストボタン内に不確定値が残ったまま論理回路にテストボタンを入力した場合には、不確定値の影響によって回路中に信号が不確定な状態（“0”または“1”のいずれでもよ

い状態）が存在すると、そのような箇所に故障が存在している信号値が変化していたとしても故障が検出できないために行われる。

【0045】不確定値決定手段105は、テストボタンの併合の可能性を高くするために、各テストボタン内で論理回路中の故障を検出するのに不要な箇所を特定し、その箇所を不確定値に変更する。不確定値決定手段105は、また、故障を検出することができないテストボタンを、テストボタンセットの中から削除する。不確定値決定手段105は、削除されずに残ったテストボタンをテストボタンセットとしてテストボタン併合手段106に渡す。

【0046】テストボタン併合手段106は、不確定値決定手段105から渡されたテストボタンセットに含まれるテストボタンのうち、所定の規則に従って併合可能な複数のテストボタンを1つのテストボタンに併合する。テストボタン併合手段106は、併合されたテストボタンを含むテストボタンセットをさらに圧縮することが可能であれば、これを再びテストボタン順序変更手段103に渡す。そうでなければ、テストボタン出力手段107に渡す。

【0047】テストボタン出力手段107は、テストボタン順序変更手段103、不確定値再活性手段104、不確定値決定手段105及びテストボタン併合手段106によって圧縮がされ、テストボタン併合手段106から渡されたテストボタンセットを出力する。

【0048】以下、この実施の形態にかかるテストボタンセット圧縮装置の動作について説明する。まず、回路・故障情報入力手段101は、入力装置2からテストボタンセットの生成の対象となる回路・故障情報を受け付け、これを初期テストボタン生成手段102に渡す。すると、初期テストボタン生成手段102は、公知の方法により、渡された回路・故障情報に対する初期のテストボタンセットを生成する。

【0049】その後、こうして生成された回路・故障情報に対する初期のテストボタンセットが、テストボタン順序変更手段103、不確定値再活性手段104、不確定値決定手段105及びテストボタン併合手段106による処理を繰り返すことによって、圧縮される。以下、これらの各手段103～106によるテストボタンセットの圧縮の動作について、詳しく説明する。

【0050】まず、テストボタン順序変更手段103の処理手順について、図3のフローチャートを参照して説明する。まず、テストボタン順序変更手段103は、渡されたテストボタンセットに含まれる各テストボタンを、その中の不確定値の数が少ない順番に並び替える（ステップS101）。次に、テストボタン順序変更手段103は、ステップS101の処理では、テストボタンの並びが変化しなかったかどうかを判定する（ステップS102）。

【0051】テストパタンの並びに変化があった場合には、テストボタン順序変更手段103は、そのままこのフローチャートの処理を終了する。一方、テストパタンの並びに変化がなかった場合には、テストボタン順序変更手段103は、さらにテストボタンセットに含まれる各テストボタンに疑似乱数を割り当て、割り当てた疑似乱数の値が小さい順番に各テストボタンを並び替える（ステップS103）。そして、このフローチャートの処理を終了する。以上の処理によってテストボタンが並び替えられたテストボタンセットは、不確定値再活性手段104に渡される。

【0052】次に、不確定値再活性手段104の処理手順について、説明する。まず、不確定値再活性手段104は、テストボタンセットに含まれる各テストボタンの中にある不確定値を探し出す。不確定値再活性手段104は、探し当てた不確定値に対して、それぞれ“0”または“1”の状態を割り当てる。不確定値への状態割り当てを行ったテストボタンセットは、不確定値決定手段105に渡される。

【0053】次に、不確定値決定手段105の処理手順について、図4のフローチャートを参照して説明する。まず、不確定値決定手段105は、渡されたテストボタンセットからテストボタンを1つ取り出す（ステップS201）。次に、不確定値決定手段105は、取り出したテストボタンを用いて、テスト対象となる論理回路の故障シミュレーションを行う（ステップS202）。

【0054】不確定値決定手段105は、ステップS202での故障シミュレーションの結果から、故障が1つも検出されていないか、或いは1つでも故障が検出されたかどうかを判定する（ステップS203）。

【0055】1つでも故障が検出された場合には、不確定値決定手段105は、当該テストボタンの中で検出された1または2以上の故障を検出するために必要でないテストボタン中の箇所をすべて不確定値（X）に変更する（ステップS204）。さらに、不確定値決定手段105は、検出された1または2以上の故障を、次の故障シミュレーションにおける対象から外す（ステップS205）。そして、ステップS207に進む。

【0056】一方、故障が1つも検出されなかった場合には、不確定値決定手段105は、当該テストボタンをテストボタンセットの中から破棄する（ステップS206）。そして、ステップS207に進む。

【0057】ステップS207では、不確定値決定手段105は、渡されたテストボタンセットに含まれるすべてのテストボタンに対して、論理回路の故障シミュレーションを行ったかどうかを判定する。故障シミュレーションを行っていないテストボタンがある場合は、ステップS201に戻り、テストボタンセット中の次のテストボタンについて、同様の処理を繰り返す。一方、故障シミュレーションを行っていないテストボタンがない場合

には、このフローチャートの処理を終了する。処理を終えたテストボタンセットは、テストボタン併合手段106に渡される。

【0058】次に、テストボタン併合手段106の処理手順について、図5のフローチャートを参照して説明する。まず、テストボタン併合手段106は、渡されたテストボタンセットからテストボタンを1つ取り出す（ステップS301）。次に、テストボタン併合手段106は、所定の規則に従って、取り出したテストボタンがテストボタンセットのまだ取り出されていない他のテストボタンと併合できるかどうかを調べ（ステップS302）、その結果として併合可能なテストボタンが見つかったかどうかを判定する（ステップS303）。

【0059】併合可能なテストボタンが見つからなかった場合には、そのままステップS305の処理に進む。一方、併合可能なテストボタンが見つかった場合には、テストボタン併合手段106は、ステップS301で取り出したテストボタンを、見つかった併合可能なテストボタンと併合する（ステップS304）。そして、ステップS305に進む。

【0060】ステップS305では、テストボタン併合手段106は、テストボタンセットの中に、まだ取り出されていないテストボタンが残っているかどうかを判定する。取り出されていないテストボタンが残っている場合には、ステップS301に戻り、テストボタンセット中の次のテストボタンに対して同様の処理を行う。一方、取り出されていないテストボタンが残っていない場合には、このフローチャートの処理を終了する。

【0061】以上で、テストボタン順序変更手段103、不確定値再活性手段104、不確定値決定手段105及びテストボタン併合手段106による一連のテストボタンセットの圧縮処理が終了するが、例えば、テストボタンセットの圧縮が十分でない場合には、圧縮されたテストボタンセットをさらにテストボタン順序変更手段103に渡し、同様の圧縮処理を繰り返して行ってもよい。テストボタンセットが十分に圧縮された場合、これがテストボタン併合手段106からテストボタン出力手段107に渡され、テストボタン出力手段107から外部に出力される。

【0062】以下、テストボタン順序変更手段103、不確定値再活性手段104、不確定値決定手段105、及びテストボタン併合手段106の動作を、具体的な例を以て説明する。以下では、それぞれ手段の動作によって、後続の手段における動作にどのような影響が表れるかについても、併せて説明する。

【0063】テストボタン順序変更手段103によるテストパタンの並び替えについて、具体的な例を示して説明する。テストボタン順序変更手段103は、渡されたテストボタンセットに含まれるテストボタンを不確定値の数が少ない順に並び替えるが、並び替えの対象となる



テストボタンは、図6(a)～(d)にそれぞれ示す4つのタイプのテストボタン1101～1104に分類することができる。

【0064】テストボタン1101は、検出対象とする故障の数が多く、故障を検出するために必要な箇所（不確定値でない箇所）の累計も多い。テストボタン1102は、検出対象とする故障の数が多いが、故障を検出するために必要な箇所の累計が少ない。テストボタン1103は、検出対象とする故障の数が少ないが、故障を検出するために必要な箇所の累計が多い。テストボタン1104は、検出対象とする故障の数が少なく、故障を検出する箇所の累計も少ない。

【0065】この例において、テストボタン内の故障を検出するために不要な箇所は、不確定値決定手段105によって不確定値とされており、次のテストボタン順序変更手段103の処理は、前回の不確定値決定手段105で不確定値が追加されたテストボタンセットを使用している。不確定値決定手段105で処理を行ったテストボタンについて、その中の不確定値の数が少ないということは、そのテストボタンが故障を検出するために必要な箇所が多いということを意味し、例えば、テストボタン1101、1103が該当する。逆に、テストボタン内の不確定値の数が少ないということは、そのテストボタンが故障を検出するために必要な箇所が少ないということを意味し、例えば、テストボタン1102、1104が該当する。

【0066】不確定値決定手段105が最後に選択するテストボタン程、検出対象とする故障の減る可能性が高い。ここで、最終的に変換されたテストボタン1101、1102が検出対象とする故障が0になるまで減る可能性と、最終的に変換されたテストボタン1103、1104が検出対象とする故障の数が0になるまで減る可能性を比べると、元々、検出対象とする故障数が少ないはずのテストボタン1103、1104の方が、最終的には検出対象とする故障が0に減る可能性が高い。

【0067】すなわち、不確定値決定手段105が不確定値の多いテストボタン1103、1104を後の方に取り出すようなテストボタンセットの方が、テストボタンが破棄される可能性が高い。言い換えれば、不確定値の数が少ないテストボタン1101、1102が先に取り出されるテストボタンセットの方が、確定値決定手段105がテストボタンを破棄する可能性が高い。

【0068】もっとも、テストボタン1102、1103の場合は次のようなことが考えられる。テストボタン1102は、故障1110、1111、1112、1113、1114を検出するのに必要な箇所が少ない。従って、不確定値再活性化手段104がテストボタン1102以外の他のテストボタンの不確定値を“0”または“1”に変更することによって、テストボタン1102以外でも故障1110、1111、1112、111

3、1114を検出できるようになる可能性が高い。すなわち、テストボタン1102を最後に選択されるテストボタンとすることで、検出対象とする故障を0にできる可能性が高くなる。

【0069】逆に、テストボタン1103は、故障1116を検出するのに必要な箇所が多い。従って、不確定値再活性化手段104がテストボタン1103以外のテストボタン以外の他のテストボタンの不確定値を“0”または“1”に変更しても、故障1116を検出することができるようになる可能性は低い。従って、テストボタン1103を最後に選択されるテストボタンとしても、テストボタン1104ほどの効果は得られない。すなわち、不確定値の少ないテストボタン1101、1103が先に取り出される方が、不確定値決定手段105がテストボタンを破棄する可能性を高くすることができる。

【0070】以上のように、不確定値の少ないテストボタンが先に選択されて、故障シミュレーションを行うようなテストボタンセットの方が、不確定値決定手段105がテストボタンを破棄し、テストボタンセットに含まれるテストボタンの数を少なくする可能性が高くなるので、テストボタン順序変更手段103は、不確定値の少ない順にテストボタンを並び替えるのである。

【0071】但し、テストボタン内の不確定値が少ない順番に並べることを繰り返続けると、不確定値が多いテストボタンが最後に取り出されるようにしても、テストボタンの並びがまったく変化しなくなる。テストボタンの並びが変化しなくなると、不確定値再活性化手段104が不確定値を“0”または“1”にすることによって検出対象とする故障数が変わることによる効果しか表れなくなるため、確定値決定手段105がテストボタンを破棄できる可能性が低くなる。

【0072】そこで、テストボタン順序変更手段103は、このような事態を回避するために、ステップS101でテストボタンセット内のテストボタンの並びが変更されたか否かを調べ（ステップS102）、テストボタンの並びが変更れていなければ、テストボタンセット内の各テストボタンに機械的に発生した擬似乱数を割り当て、割り当てた乱数の数値が少ない順番に各テストボタンを並び替えるのである（ステップS103）。

【0073】次に、不確定値再活性化手段104による不確定値への状態割り当てについて、図7(a)～(d)を参照して具体的な例を示して説明する。図4(a)に示すように、一方の入力端子401から“1”を、他方端子の入力402から不確定値“X”を入力した場合、AND回路404の出力端子403からの出力は不確定値“X”になることが期待される。

【0074】ここで、入力端子402とAND回路404との間“0”になるような故障が存在した場合には、図4(b)に示す状態の回路となり、一方の入力端子4

01に“1”を、他方の入力端子402に不確定値“X”を入力したとしても、AND回路404の出力端子403からの出力は、“0”になってしまう。出力端子403からの出力は、“0”でも“1”でもよい。ため、AND回路403に故障があることが分からない。すなわち、入力端子401への入力が“1”、入力端子402への入力が不確定値“X”であるテストボタンでは、AND回路403の故障を検出することができない。

【0075】一方、図4(c)に示すように、一方の入力端子401から“1”を、他方端子の入力402から“1”を入力した場合、AND回路404の出力端子403からの出力は“1”になることが期待される。

【0076】ここで、入力端子402とAND回路404との間“0”になるような故障が存在した場合には、図4(d)に示す状態の回路となり、一方の入力端子401に“1”を、他方の入力端子402に“1”を入力したとしても、AND回路404の出力端子403からの出力は、“0”になってしまう。このため、AND回路403に故障があることが分かる。すなわち、入力端子401への入力が“1”、入力端子402への入力が“1”であるテストボタンでは、AND回路403の故障を検出することができる。

【0077】このように、不確定値“X”を“0”または“1”に変更することによって、変更前には検出できなかった故障が検出できるようになる可能性が高くなる。このため、不確定値決定手段105のステップS205においてシミュレーションの対象から外す故障の数が多くなる。これにより、次回以降の不確定値決定手段105のステップS203において故障が1つも検出されないと判断される可能性が高くなり、ステップ206において破棄されるテストボタンが多くなる。

【0078】また、他のテストボタンで検出できる故障を検出するためのテストボタン中の箇所は、不確定値決定手段105のステップS204において不確定値“X”とされることとなる。このようにテストボタン中に不確定値“X”が増えることによって、後述するように、テストボタン併合手段106が当該テストボタンを他のテストボタンと併合できるようになる可能性が高くなる。

【0079】次に、不確定値決定手段105によるテストボタン中の不確定値の決定、及びテストボタンの破棄について、図8(a)、(b)を参照して具体的な例を示して説明する。図8(a)、(b)に示すように、論理回路中の故障A504、故障B505、故障C506、故障D507に対して、テストボタン501は故障A504と故障C506を、テストボタン502は故障A504と故障B506を、テストボタン503は故障C506と故障D507とを検出できるものとする。

【0080】不確定値決定手段105は、図8(a)に

示すテストボタン508を用いた場合、まず、テストボタン501を取り出す(ステップS201)。テストボタン501を用いて故障シミュレーションを行うと、故障A504、故障C506が検出され、これらが以後の故障シミュレーションの対象から除かれる(ステップS202、S203、S205)。

【0081】テストボタンセット508には、まだ取り出されていないテストボタンがあるので(ステップS207)、不確定値決定手段105は、次のテストボタン502を取り出す(ステップS201)。テストボタン502を用いて故障シミュレーションを行うと、故障A504、故障B505が検出されるはずであるが、故障A504は前回の処理で対象外とされたので、故障B505が以後の故障シミュレーションの対象から除かれる(ステップS202、S203、S205)。

【0082】テストボタンセット508には、まだ取り出されていないテストボタンがあるので(ステップS207)、不確定値決定手段105は、次のテストボタン503を取り出す(ステップS201)。テストボタン503を用いて故障シミュレーションを行うと、故障D507が検出され(故障C506はすでに対象外)故障シミュレーションの終了となる(ステップS202、S203、S205)。ここで、1つも故障を検出しないテストボタンはないため、ステップS206によるテストボタンの破棄は生じない。

【0083】一方、不確定値決定手段105は、図8(b)に示すテストボタン509を用いた場合、まず、テストボタン503を取り出す(ステップS201)。テストボタン503を用いて故障シミュレーションを行うと、故障C506、故障D507が検出され、これらが以後の故障シミュレーションの対象から除かれる(ステップS202、S203、S205)。

【0084】テストボタンセット509には、まだ取り出されていないテストボタンがあるので(ステップS207)、不確定値決定手段105は、次のテストボタン502を取り出す(ステップS201)。テストボタン502を用いて故障シミュレーションを行うと、故障A504、故障B505が検出され、故障A504、故障B505が以後の故障シミュレーションの対象から除かれる(ステップS202、S203、S205)。

【0085】テストボタンセット509には、まだ取り出されていないテストボタンがあるので(ステップS207)、不確定値決定手段105は、次のテストボタン501を取り出す(ステップS201)。テストボタン501を用いて故障シミュレーションを行うと、ここで検出されるべき故障A504、故障B507は、すでに故障シミュレーションの対象から除かれている。テストボタン501は、1つも故障を検出しないので、テストボタンセットの中から破棄される(ステップS206)。

【0086】このように、同一のテストボタンを含むテストボタンセットであっても、当該テストボタンセット内でのテストボタンの並び方によって、破棄することができるテストボタンの数が変わってくる。ここで、不確定値（不確定値再活性手段104によって“0”または“1”が割り当てられたものを含む）が少ないテストボタンを用いて故障シミュレーションを行った方が、一般に故障を多く検出できるので、次回以降の故障シミュレーションで対象外とされる故障が多くなり、後の故障シミュレーションでテストボタンを破棄できる可能性が高くなる。

【0087】次に、テストボタン併合手段106によるテストボタンの併合について、図9を参照して具体的な例を示して説明する。テストボタン併合手段106によるテストボタンの併合は、図9に示す併合規則1307に従って行う。図9において、併合前のテストボタンセットには、テストボタン1301、1302、1303、1304の4つが含まれている。これらのテストボタン1301、1302、1303、1304は、それぞれ4つの入力130A、130B、130C、130Dを有する回路に対するテストパターンであるとする。

【0088】この場合において、テストボタン併合手段106は、最初にテストボタン1301を取り出す（ステップS301）。併合規則1307に従ってこれと併合可能なテストボタンがあるか調べると、テストボタン1302が併合可能であることが分かる（ステップS302、S303）。そこで、テストボタン併合手段106は、テストボタン1301、1302を併合して、テストボタン1305を生成する（ステップS304）。

【0089】次に、テストボタン併合手段106は、残ったテストボタンの中からテストボタン1303を取り出す（ステップS301）。併合規則1307に従ってこれと併合可能なテストボタンがあるか調べると、テストボタン1304が併合可能であることが分かる（ステップS302、S303）。そこで、テストボタン併合手段106は、テストボタン1303、1304を併合して、テストボタン1306を生成する（ステップS304）。

【0090】ここで、生成されたテストボタン1305とテストボタン1306とは、併合規則1307に従うと、入力130Aと130Bとが併合できないので、テストボタン併合手段106は、これ以上テストボタンを併合することはできない。

【0091】なお、併合規則1307に示すように、不確定値“X”は、“0”と“1”とのいずれとも併合することができる。このため、不確定値“X”がテストボタン中の多く含まれていれば、そのテストボタンは、他のテストボタンと併合できる可能性が高くなり、テストボタンセットに含まれるテストボタンの数を少なくすることができるようになる。この例においては、不確定値

再活性手段104及び不確定値決定手段105によって、テストボタン中の不確定値“X”の数を多くしているので、テストボタン併合手段107によってテストボタンセットに含まれるテストボタンの数を少なくできるようにする。

【0092】以上説明したように、この実施の形態にかかるテストボタンセット圧縮装置によれば、論理回路の故障を検出するためのテストボタンセットを効率よく圧縮することができる。より具体的に言えば、（1）テストボタンセットに含まれるテストボタンの数を大きく削減することができる、（2）テストボタンセットの圧縮処理を高速に行うことができる、ということである。上記（1）、（2）の効果を生じる理由について、以下に詳しく説明する。

【0093】（1）テストボタンセットに含まれるテストボタンの数の削減

これは、テストボタンセットに含まれる各テストボタンを不確定数の少ない順番に並べることによって、不確定値決定手段105によってテストボタンが破棄される可能性が高くなることによるものである。さらに、疑似乱数の発生によるテストボタンの並び替えを併用することで、不確定数の数によってはテストボタンの並びが変化せず、不確定値決定手段105によってテストボタンが破棄できなくなるような事態を避けることができることによるものである。

【0094】また、このことの第2の理由として、テストボタンセットに含まれる各テストボタンを不確定数の少ない順番に並べることによって、テストボタン併合手段106によってテストボタンが併合される可能性が高くなることが挙げられる。これを、図10（a）～（g）を用いて詳しく説明する。

【0095】図10（a）～（c）にそれぞれ示すテストボタン6a、6b、6cを有するテストボタンセットがあるとする。このテストボタンセットは、16個の入力端子を持つ論理回路をテストするためのものであり、各テストボタンは、それぞれの入力端子に与える信号値で構成されている。これらの図において、黒く塗りつぶされた箇所は、信号を検出するために必要な箇所であり、白い箇所は、信号を検出するためには不要な箇所であり、不確定値に設定されている箇所である。

【0096】図10（a）～（c）に示すように、テストボタン6aは、4つの故障を検出することができ、テストボタン6b、6cは、それぞれ2つの故障を検出できる。但し、故障609については、テストボタン6b、6cのいずれでも検出することができる。また、テストボタン6a～6cのそれぞれに全体として含まれる不確定値の数は、3個、1個、13個である。従って、テストボタン順序変更手段103は、これらをテストボタン6b、6a、6cの順で並び替える。

【0097】次に、不確定値決定手段105による故障

シミュレーションは、図10(d)に示すように、最初にテストボタン6bを用いて行われる。テストボタン6bを用いた故障シミュレーションでは、故障609、610の2つが検出され、次以降の故障シミュレーションでの対象外となる。次に、図10(e)に示すように、テストボタン6aを用いて故障シミュレーションが行われる。ここでは、故障605～608の4つが検出され、次以降の故障シミュレーションでの対象外となる。

【0098】次の故障シミュレーションであるが、故障609はすでに検出の対象から外されているので、図10(f)に示すように、テストボタン6cはテストボタン6dに変化する。テストボタン6dを用いた故障シミュレーションでは、故障611が検出される。すなわち、このテストボタンセットでは、故障の検出に要しないテストボタンがなく、テストボタンの破棄は発生しない。

【0099】次に、テストボタン6b、6a、6dがテストボタン併合手段106に渡される。図10(e)、(f)に示すように、テストボタン6a、6dには、故障検出のために必要な箇所が重なっていない。そこで、図10(g)に示すように、テストボタン6a、6dは、併合されてテストボタン6eとすることができる。

【0100】比較として、従来例のテストボタン圧縮装置で処理を行った場合を説明する。この場合、テストボタン順序逆転手段703によってテストボタン6a、6b、6cの並びが逆転され、図10(c)に示すテストボタン6cを用いて最初に故障シミュレーションが行われる。ここでは、故障609、611が検出され、次以降の故障シミュレーションでの対象外となる。

【0101】次の故障シミュレーションであるが、故障609はすでに検出の対象から外されているので、図10(h)に示すように、テストボタン6bはテストボタン6fに変化する。テストボタン6fを用いた故障シミュレーションでは、故障610が検出される。さらに、テストボタン6aを用いた故障シミュレーションが行われ、故障605～609が検出される。

【0102】このような故障シミュレーションで用いた、テストボタン6c、6f、6aをそれぞれ比較すると、少なくとも一部において故障検出のために必要な箇所が重なっている。このため、テストボタン併合手段706は、テストボタンを併合することができない。以上から、この実施の形態にかかるテストボタン圧縮装置が、テストボタンを併合してテストボタン数をより削減することができることが分かる。

【0103】(2) テストボタンセットの圧縮処理の高速化

これは、不確定値の多いテストボタンよりも不確定値の少ないテストボタンの方が一般的により多くの故障を検出できることによるものである。すなわち、検出できる故障の数が多ければ、次の故障シミュレーションで検出

の対象から外される故障の数が多くなり、故障シミュレーションで検出の対象とする故障の延べ数が、全体として少なくなるからである。

【0104】本発明は、上記の実施の形態に限られず、種々の変形、応用が可能である。以下、本発明に適用可能な上記の実施の形態の変形態様について、説明する。

【0105】上記の実施の形態では、順番変更手段103は、ステップS101においてテストボタンの並びが変化しなかった場合に、変更手順2(ステップS103)の処理を行っていたが、これに限られるものではない。例えば、順番変更手段103は、図11のフローチャートの処理手順によるものとしてもよい。ここで、ステップS401、S403は、図3のステップS101、S103と同じであるが、ステップS402において、順番変更手段103は、不確定値の数に従って並び替えたテストボタンの変化した量が所定の境界値以下であるかどうかを判断する。そして、境界値以下である場合に、ステップS403の処理を行うものとしている。

【0106】上記の実施の形態では、初期テストボタン生成手段102が生成した初期の論理回路のテストボタンセットについて、テストボタン順序変更手段103、不確定値再活性手段104、不確定値決定手段105及びテストボタン併合手段106によるテストボタンセットの圧縮を行っていた。しかしながら、これら各手段103～106による圧縮処理の対象となる初期のテストボタンセットは、別の場所、例えば、様々な論理回路のテストボタンセットを記憶したライブラリから取得するものとしてもよい。

【0107】上記の実施の形態では、コンピュータ1のCPU11が実行するプログラムは、媒体駆動装置4によって記録媒体5からメモリ12に転送されていた。これに対して、図12に示すようにコンピュータ1にモデムなどの通信装置6を接続し、ネットワーク7上のサーバ8へ所定の要求を行うことによって、通信装置6がネットワーク7を介してサーバ8から送られてきた搬送波に重畳されたプログラムデータ信号(プログラム)を受信し、バス10を介してメモリ12に記憶させるものとしてもよい。

【0108】

【発明の効果】以上説明したように、本発明によれば、テストボタンセットに含まれる各テストボタンの並び順に関わらず、論理回路の故障検出のために用いるテストボタンセットを効率よく圧縮することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるテストボタンセット圧縮装置に適用されるコンピュータシステムの構成を示す図である。

【図2】本発明の実施の形態にかかるテストボタンセット圧縮装置の機能ブロック図である。

【図3】図2のテストボタン順序変更手段の処理手順を

示すフローチャートである。

【図4】図2の不確定値決定手段の処理手順を示すフローチャートである。

【図5】図2のテストパタン併合手段の処理手順を示すフローチャートである。

【図6】(a)～(d)は、テストパタンセットに含まれるテストパタンのタイプを示す図である。

【図7】(a)～(d)は、図2の不確定値再活性手段にの動作の具体例を示す図である。

【図8】(a)、(b)は、図2の不確定値決定手段の動作の具体例を示す図である。

【図9】図2のテストパタン併合手段の動作の具体例を示す図である。

【図10】(a)～(h)は、テストパタン数の削減の効果を説明する図である。

【図11】図2のテストパタン順序変更手段の他の処理手順を示すフローチャートである。

【図12】本発明の実施の形態にかかるテストパタン圧縮装置に適用されるネットワークシステムの構成を示す図である。

【図13】従来例にかかるテストパタンセット圧縮装置の機能ブロック図である。

【図14】(a)～(c)は、従来例にかかるテストパタンセット圧縮装置において、テストパタンセットの圧

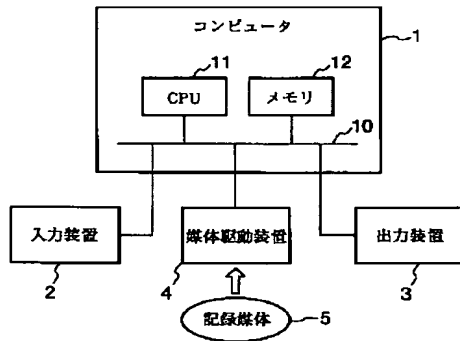
縮性能が左右される様子を説明する図である。

【図15】(a)～(d)は、従来例にかかるテストパタンセット圧縮装置において、故障検出に必須でないテストパタンの特定が行いにくくなる様子を説明する図である。

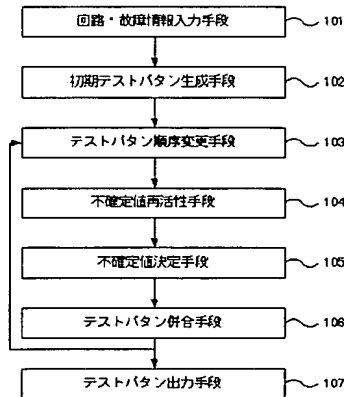
#### 【符号の説明】

- 1 コンピュータ
- 2 入力装置
- 3 出力装置
- 4 媒体駆動装置
- 5 記録媒体
- 6 通信装置
- 7 ネットワーク
- 8 サーバ
- 10 バス
- 11 CPU
- 12 メモリ
- 101 回路・故障情報入力手段
- 102 初期テストパタン生成手段
- 103 テストパタン順序変更手段
- 104 不確定値再活性手段
- 105 不確定値決定手段
- 106 テストパタン併合手段
- 107 テストパタン出力手段

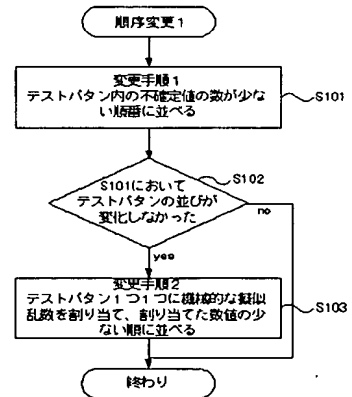
【図1】



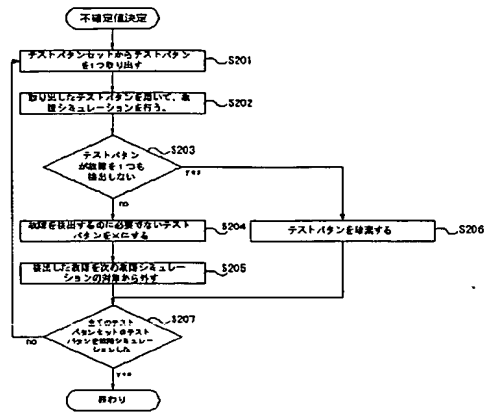
【図2】



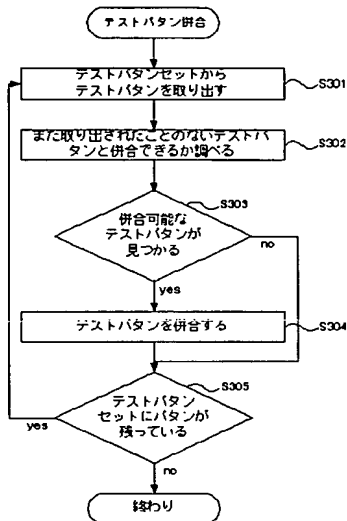
【図3】



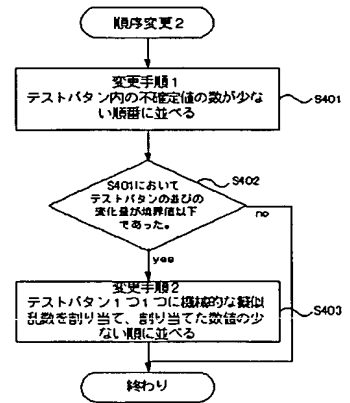
【図4】



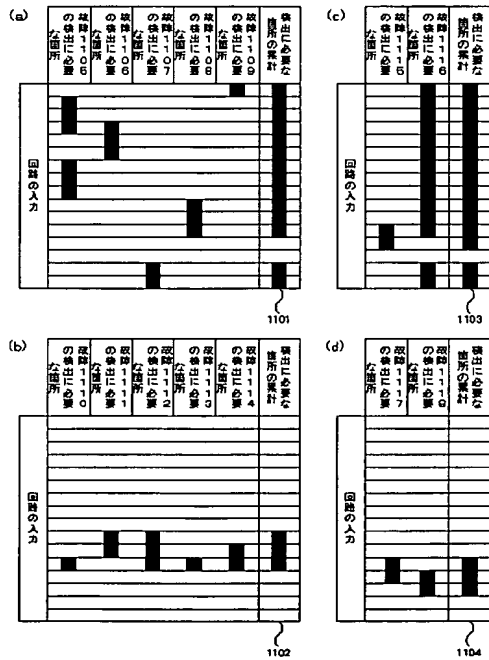
【図5】



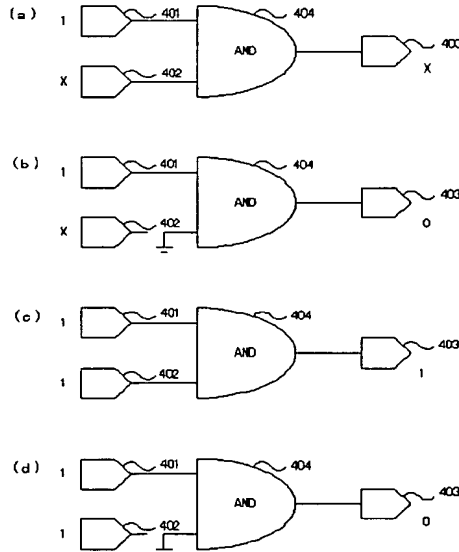
【図11】



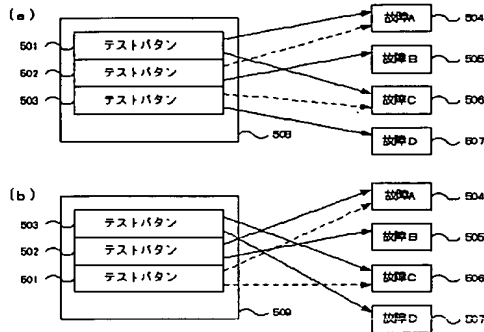
【図6】



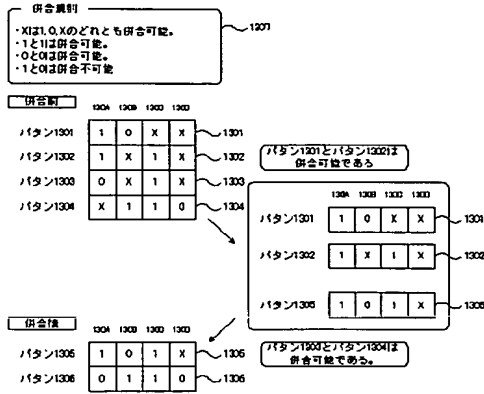
【図7】



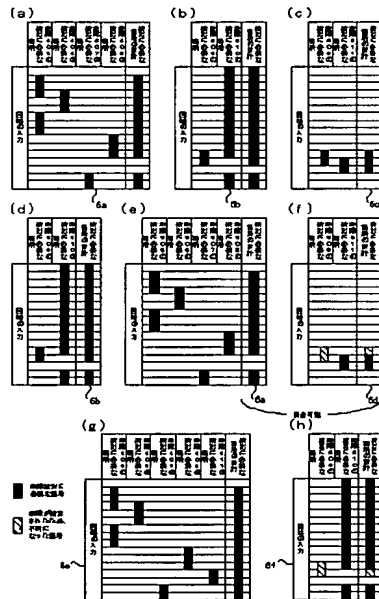
【図8】



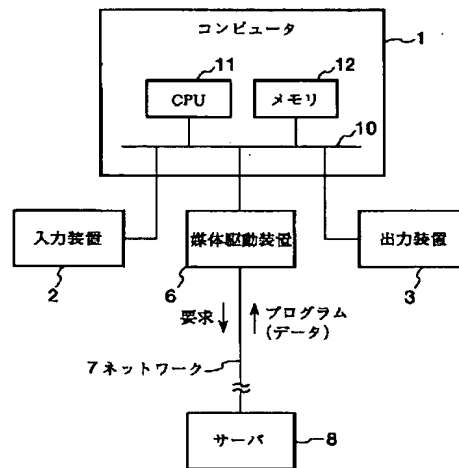
【図9】



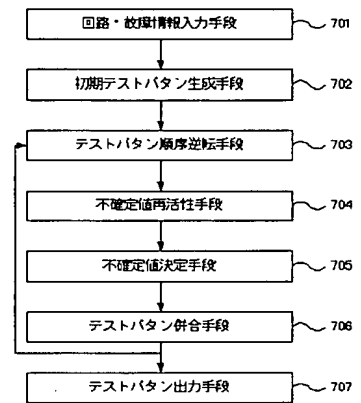
【図10】



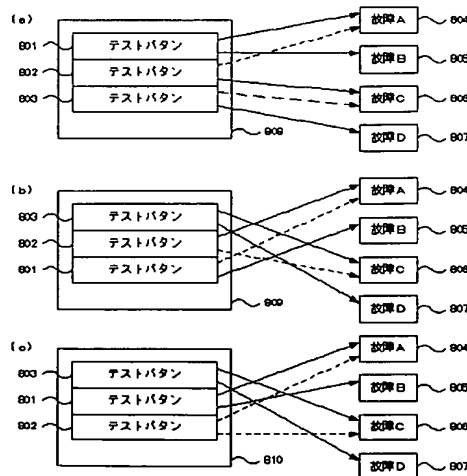
【図12】



【図13】



【図14】



【図15】

